

**全国大学生嵌入式芯片与系统设计竞赛'2025**

# **FPGA 创新设计赛道选题指南 1.1**

**(上海安路信息科技股份有限公司)**

# 目录

一、公司介绍.....	错误！未定义书签。
二、竞赛技术平台.....	2
三、选题方向.....	9
四、开发板获取途径.....	12
五、技术支持与技术资源.....	13
六、其它.....	13

## 一、 公司介绍

上海安路信息科技股份有限公司（股票代码 688107）专注于 FPGA 芯片和专用 EDA 软件的研发和产业化，量产产品成功进入工业控制、网络通信、消费电子、数据中心等主流领域。公司承担了多个国家及上海市级重大项目，获得国家专精特新“小巨人”、上海市科技进步奖、上海市企业技术中心、上海市专利试点、高新技术企业等。

2025 年安路科技拟在推动“国产 FPGA 教学”“集成电路发展”等方向与高校紧密合作，支持高校人才培养改革。

每个成功参赛提交作品的同学均可获得一套定制参赛礼物。

企业额外奖励：教师奖励基金，即对决赛获得最佳奖项的学生队伍指导教师发放教师奖励基金 5000 元。

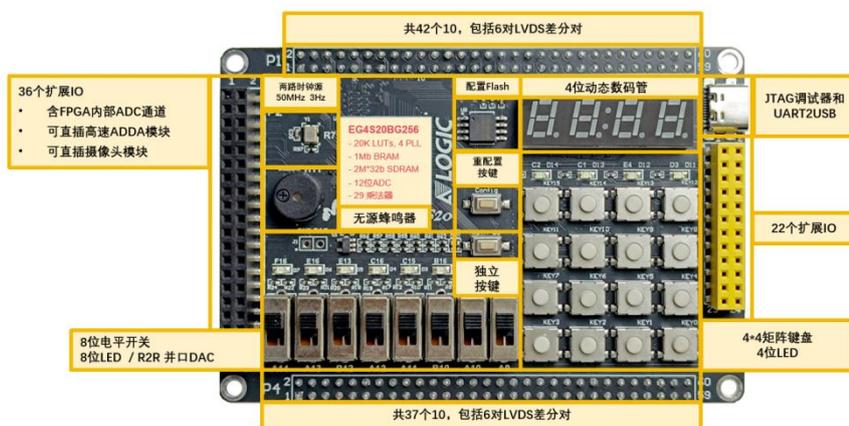
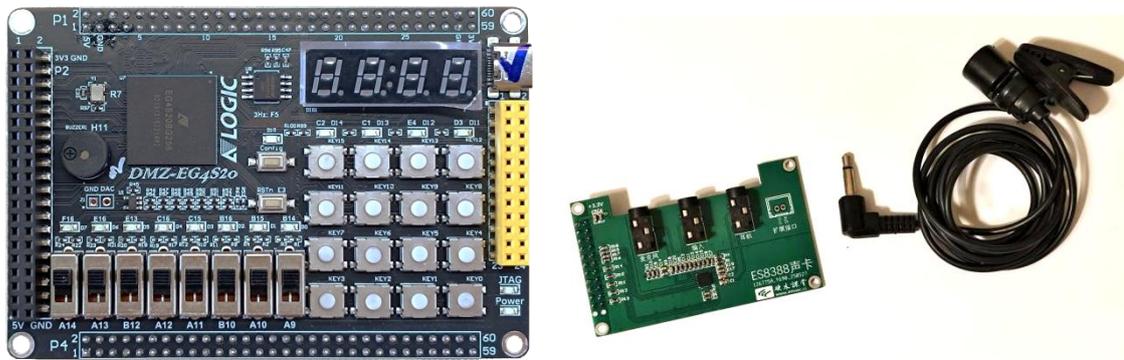
对决赛获得最佳奖项（最佳工程，最佳创意等等）的每个队伍赠送价值 5000 元电脑 1 个。

所有获得一等奖及以上的参赛队伍人员信息，均入企业 HR 人才库，后期招聘时优先录取。

根据最终获得实际数量和情况发放。

## 二、 竞赛技术平台

### ● 推荐平台 1: EG4S20 开发板 + ES8388 音频采样模块



- (1) 核心 FPGA 芯片: 选用 256 个管脚的 FPGA 芯片 EG4S20BG256, 共 19600 个 LUTs, 1 Mbits 嵌入式存储器 (BRAM), 内置 2M\*32bits SDR SDRAM, 内置 12 位 ADC;
- (2) 外围设备。包含晶振、LED、数码管、蜂鸣器、按键开关、拨动开关、UART 转 USB 接口, DAC 电路等; 开发板的上方 (42 个)、下方 (37 个)、左方 (36 个)、右方 (22 个) 共有 137 个通用 IO 口, 加上一定数量的 GND 和 Power 通道。
- (3) 板载 USB 转 JTAG 调试电路、UART2USB 电路。实现一根 USB 线完成供电、调试和 UART2USB 通信。
- (4) 提供一个 ES8388 音频 Codec 模块及配套麦克风, 提供示例驱动代码。此模块并非必须使用, 参赛队可以选用其他不带额外处理器的音频采样和回放模块。

板卡资料：通过百度网盘分享的文件：EG4S20

链接：<https://pan.baidu.com/s/1C02hvFlxaO7VNtrzFAKGog?pwd=529c>

更多信息可以访问：

链接：<https://www.yuque.com/yingmuketang/01/bus6r2z9lg8fywwi>

## ● 推荐平台 2：HX4S20C 开发板

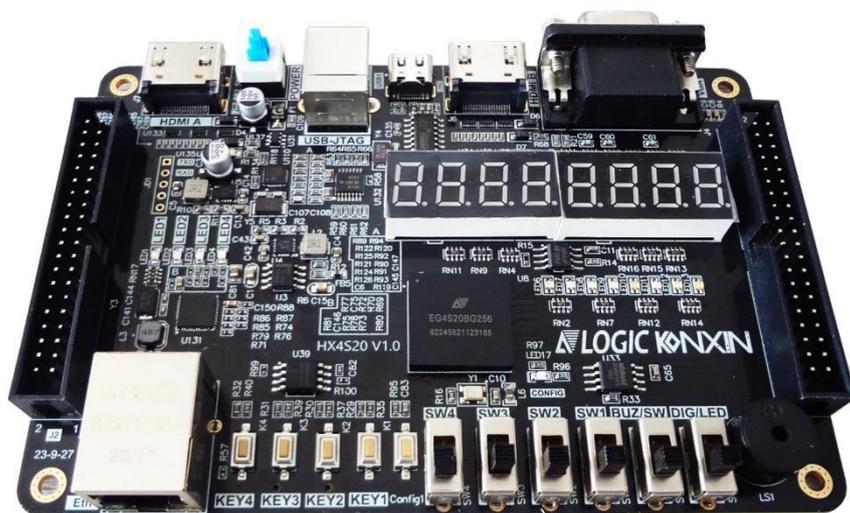


图 HX4S20C 开发板

开发板资源如下：

### (一)、硬件配置：

- 1、FPGA:安路 EG4 系列 EG4S20BG256,LUTs:19600。
- 2、调试下载方式：板载 USB Cable 下载器。
- 3、供电方式：USB 口 5V 供电，板载：5V、3.3V、2.5V、1.2V 电路系统。
- 4、人机互换信号：
  - (1)、4 组输入按键。
  - (2)、1 组配置按键。
  - (3)、4 组拨码开关。
  - (4)、1 组控制蜂鸣器开关。
  - (5)、1 组切换数码管和双色 LED 开关。

5、显示信号:

- (1)、4组LED发光管。
- (2)、1组电源显示LED。
- (3)、1组配置信号显示LED。
- (4)、8组数码管。
- (5)、8组双色16个LED。

6、通信接口:

- (1)、USB转UART。
- (2)、千兆以太网口。
- (3)蜂鸣器。

7、存储器类:

- (1)掉电配置Qspi Flash 16MB。
- (2)SPI Flash 64MB。
- (3)TF卡槽,可接插TF卡存储器。

8、视频处理接口:

- (1)双HDMI接口,可作为视频信号输出。
- (2)12位VGA接口。

用户外扩GPIO

2组2X20DC3,供72组扩展IO供用户外扩,可扩展LCD、ADC、DAC、摄像头模块、电机、HDMI输入模块、交通灯、点阵、键盘、语音处理等。

10、时钟源:

50M有源时钟。

11、根据以上硬件资源,提供如下技术支持

、开发板的使用手册; (2)、开发板的原理图; (3)、开发板的基础实验,包括接口例程; (4)、提供相关调试软件及以太网协议; (5)为赛题准备的参考例程:包括:

网口调试助手通过以太网发送数据指令(64位),开发板接收数据并控制LED亮灭,(例程路径:lab\_ex\_1);

使用以太网接收PC网口调试助手发送的图片,控制开发板以HDMI显示,(例程路径:lab\_ex\_2);

使用SD/TF卡存储图片,读取图片至SDRAM中,并通过VGA显示,(例程路径:lab\_ex\_3);

使用 SD/TF 卡存储图片，读取图片至 SDRAM 中，并通过以太网发送给 PC 网口助手，网口助手接收并保存显示，（例程路径：lab\_ex\_4）；

### 板卡资料

通过网盘分享的文件：[HX4S20\\_Contest](#)

链接：<https://pan.baidu.com/s/11YsOv2f9150RnNZccm9Crg?pwd=je6f> 提取码：je6f

## ● 推荐平台 3：MLK-H10-PH1A180 开发板



### MLK-H10-PH1A180 开发板资料

链接：<https://pan.baidu.com/s/1Vlw15kqsoBGOzLfDSfZEiA?pwd=su9f>

提取码：su9f

MLK-H10-PH1A180 硬件参数	
FPGA 型号	PH1A180SFG676
DDR	核心板支持 DDR3 (2 片共 1GB, 单片 512MB), 数据带宽 1600Mbps*32bit
FLASH	核心板焊接 256Mbit FLASH, 型号为 GD25Q256DYIGR, 用于固化程序, 存放数据
以太网	底板集成 2 路以太网接口; 支持 10/100/1000 Mbit/s
TYPE-C/ UART	底板集成 1 路 TYPE-C /UART
CEP 扩展 IO	底板集成 1 路 CEP 接口, 36GPIO/18 对差分
TF 卡	底板集成 1 路 TF 卡
CAN/RS485	底板集成 1 路 CAN 接口和 1 路 RS485 接口

EEPROM	底板 I2C 接口挂 M24C02 1 路		
RTC	底板 I2C 接口挂 实时时钟芯片 1 路		
按键/LED	底板 4 个 IO 按键/8 颗 LED		
HDMI	底板集成 1 路 HDMI 输出, 可达到 1080P@60Hz 传输		
FMC (HPC)	底板 FMC 扩展接口具有 4 对 GT, 最大支持 12.5Gbps, 可通过开发板跳线帽修改电压		
PCIE3.0 接口	底板 PCIE3.0x4, 传输速率为 8Gbps x4Lane		
MIPI	底板集成 1 路 2x4LANE MIPI 接口@2.5Gbps		
	核心板	底板	
PCB 层数	14 层	6 层	
时钟输入	100M 差分时钟, 25M 单端时钟	25MHz*2(两路以太网使用)	
JTAG	/	1 路 JTAG 接口	
电源管理	集成电源管理, 内核 0.95V@30A 电流	通过跳线帽修改核心板 ADJ BANK 电源	
电源输入	通过底板连接器 12V 供电	DC-12V@3A	
外形尺寸	50mm*68mm	100mm*190mm	
连接器型号	DF40C-100DP*4	DF40C-100DS*4	
最大功耗	10W	13W	
连接器合高	3mm		
散热方式	被动散热		
散热片	尺寸	50*11*68mm	重量 49.2g
开发板重量	不含散热片: 144.2g		
电源开关	1 个 2 挡位开关用于切换从 DC12V 接口供电, 还是从 PCIE 金手指供电		

## ● 推荐平台 4: MLK-F3P-DR1M90G 开发板

### 基于安路飞龙系列 DR1 系列开发板



### 推荐板卡

#### MLK-F3P-DR1M90G 开发板资料

链接: <https://pan.baidu.com/s/19KoTCvzRIZPKf3m5EkwQqw?pwd=dp7y>

提取码: dp7y

MLK-F3P-DR1M90G 硬件参数		
DR1 型号	DR1M90GEG400	
DR1 参数	处理器	双核 Cortex-A35 64 位处理器
	处理器扩展	NEON™&单/双精度浮点
	CPU 最高主频	1Ghz
	定时器	ARM 通用定时器 x2
	DMA 频道	8 (4 专用于可编程逻辑)
	JPU	支持 JPEG 硬编解码
	NPU	512x MAC, 256KB SRAM, 0.4T 算力+定制算子能力
	LUTs/DFFs(Flip-Flops)/DSP/PLL	94464/104,960/240/8
	Dis-RAM/On-Chip RAM	1340(Kb)/256(KB)
	ERAM	20K
	Total (Kbits)	5600

全国大学生嵌入式芯片与系统设计竞赛'2025 安路赛道——选题指南

	DDR3/DDR3L(单列 DIMM)	1333 (Mbps)
核心电源	内核 0V95 电源最大输出 8A 确保系统稳定	
PS DDR	DDR3 1GB (两片) 1066MHZ*32bits	
EMMC	8GB	
SD 卡	1 路 TF 卡接口, 一路预留的 TF1 卡接口 (不焊接 EMMC 时可使用)	
FLASH	128Mbit QSPI FLASH 1 片 速度 4bit*125Mbps	
PS 晶振	33.3333MHZ(核心模块上)	
PL 晶振	100MHZ(底板上)	
千兆以太网	PS 端 1 路千兆网, PL 端 1 路千兆网	
HDMI	1 路 HDMI 输出支持, 最大输出 1080@60fps	
USB2.0	1 路 USB2.0 的 TYPE_C 接口	
WIFI	1 路 WIFI+BT 模组	
4G	1 路 4G 接口	
USB2.0x2	2 路 USB2.0 接口	
UART&JTAG	1 路 UART&JTAG 二合一的 TYPE_C 接口	
AUDIO	1 路输入 1 路输出	
GPIO	1 路 GPIO 接口	
CAN	1 路 CAN 接口	
RS485	1 路 RS485 接口	
EEPROM	1 路 24LC02	
RTC	1 路 DS1337	
按键	4 路按键	
LED	5 路 LED	
FEP 扩展 IO	FEP 高速扩展接口, HR BANK, 48GPIO/24 对差分, 修改底板跳线帽调整电压	
电源输入	核心模块	5V@3A
	功能底板	12V@3A
连接型号	核心模块	DF40C-60DP-0.4Vx1 DF40C-100DP-0.4Vx2
	底板	DF40HC(3.0)-60DS-0.4V(51)x1 DF40HC(3.0)-100DS-0.4V(51)x2
	FEP-底板	泰科 5177983
	FEP-子卡	泰科 5177984
外形尺寸	核心模块	30mm*50mm
	功能底板	125mm*80mm
	连接器合高	3mm

### 三、 选题方向

#### ● 选题一：基于 FPGA 的语音信号处理算法实现与应用

##### 推荐平台 1： EG4S20 开发板 + ES8388 音频采样模块

- 在基于安路 EG4S 系列芯片的 FPGA 板卡上，自行设计或采用成品音频外围电路，实现语音相关的算法实现并展现应用场景。例如（但不限于）：声源定位，语音识别，语音去噪，录音降噪/增强，音频编解码，音效增强，盲源分离，情感识别，语音合成，声纹加密/模拟等，或多个算法的有机结合。最后应为音频信号处理提供实用的场景，完成有一定展示度和演示效果的作品。
- 注意使用的麦克风拾音模块和音频输出模块上不得带有额外的处理器（无论是用作胶合逻辑或者算法预处理）。参赛作品中所展示的所有算法应在 FPGA 中自主编程实现。
- 当算法较为复杂时，可使用多块同款 FPGA 板卡实现主+从结构，划分主节点和从节点任务分配，通过自定义链路实现板间通信。

#### ● 选题二：基于安路 FPGA 的以太网数据传输系统

##### 推荐平台 2： HX4S20C 开发板

##### 2.1、赛题简介

基于 FPGA 的以太网数据传输系统可广泛应用于工业控制、数据采集、通信设备、视频图像处理等领域，以提供定制化、低延迟、高实时性网络通信支持。

本赛题要求使用 HX4S20C 开发板，其主芯片为 EG4S20BG256（该芯片集成了 19,600 个 DFF 和 19,600 个 LUT，提供复杂逻辑处理能力）。以 HX4S20C 为核心，充分利用安路 FPGA 强大的并行处理能力、灵活的可编程特性，构建一种成本优化的高性能、高可靠性的以太网数据传输解决方案，设计并实现从物理层（PHY）、数据链路层（MAC）、TCP/IP 协议栈到具体应用协议的完整软硬件架构，完成高速

（100/1000Mbps）、低延迟、实时、稳定的以太网数据收发功能。可针对视频图像处理与传输场景，进行 ISP、压缩解压缩（有损或无损）、图像处理与检测等算法优化，构成有实际应用场景的创新设计

##### 2.2 基础要求

- (1) .使用以太网接收 PC 上简单命令，控制开发板上 LED 灯、数码管；

- (2) . 使用以太网接收 PC 上位机的图片，控制开发板 VGA 或 HDMI 或 LCD 显示；
- (3) . 使用以太网发送开发板上图片（存储于 TF 卡或 SPI Flash 上）至 PC 上位机，并在上位机上显示；
- (4) . 使用开发板上外接摄像头模块或 HDMI 输入模块作为视频输入，并通过以太网传输至 PC 上，进行显示；

注：PC 上位机软件可以使用竞赛组织方提供的，也可以自制。

### 2.3 扩展要求

- (1) . 使用两块开发板做以太网连接，使用 FPGA 发送端代替 PC 实现基础要求；
- (2) . 在 FPGA 端做视频图像实时处理，在 PC 端显示处理结果，视频图像实时处理算法可自定，构成有实际应用场景的创新设计；
- (3) . 对开发板上采集的视频图像中的物体进行目标检测和识别，并通过以太网传输至另一个终端后显示目标检测结果，构成有实际应用场景的创新设计；
- (4) . 其他与以太网传输图像相关的创新设计，以及在低延迟、实时性、高可靠性、减少逻辑使用等方面的改进，可自由发挥。

## ● 选题三：基于安路 FPGA 实时图像信号传输系统

### 推荐平台 3：MLK-H10-PH1A180 开发板

#### 3.1 赛题简介

PH1A 系列 FPGA 是安路科技推出的“凤凰”系列产品，包含 70-417K LUTs、高速串行的 I/O、PCIE 硬核、DDR3\DDR4 存储接口和丰富的 IP 资源；PH1A 能够在保持低功耗的前提下，提供同类更佳的收发器和信号处理功能。选用 PH1A 需要一定的 FPGA 开发基础，充分利用 FPGA 的资源及接口。

本赛题的设计目的从行业技术应用领域出发，应用领域覆盖：机器视觉、工业相机、数据通信、医疗图像、广播图像等，技术要点覆盖：FPGA 图像算法、FPGA 数据通信、FPGA 信号采集与处理等。

本赛题要求参赛者利用安路 FPGA 开发板，去构建一套实时图像信号传输系统，赛题可以围绕以上应用领域或者技术要点展开，实现其中的部分子系统方案或多个子系统整合的大系统解决方案。

硬件推荐使用安路科技凤凰系系列 PH1A90 和 PH1A180 芯片的 FPGA 开发板，但是不限于以上推荐开发板。

#### 3.2 参考资料（在板卡资料中）

安路 FPGA 图像处理方案

安路 FPGA AXI-FDMA DDR 缓存方案

安路 FPGA UDP 以太网通信篇方案

安路 FPGA GTX 高速串行通信光口通信方案

## ● 选题四：基于安路飞龙系列 SOC 的智能人机交互系统

### 推荐平台 4：MLK-F3P-DR1M90G 开发板

#### 4.1 赛题简介

FPGA+ARM 的异构 SOC 具有广泛的应用场景，FPGA 具有灵活的 IO 计算和并行计算能力，ARM 具有丰富的生态资源，实现了强强联合。安路飞龙系列 DR1 异构 SOC 芯片打破了国外的技术垄断。异构 SOC 的开发难度相对于普通的 SOC 或者 FPGA 来说要复杂很多，不仅需要掌握 FPGA 的开发能力，也要掌握 ARM 嵌入式的开发能力，同时还要实现应用场景的部署。因此，通过 FPGA 比赛，将有利于学生接触到国产异构 SOC 方面最新的先进技术，同时通过比赛，利用这些先进的技术去完成行业相关的解决方案，推动国产 FPGA 的技术生态完善。

本赛题的设计目的从行业技术应用领域出发，应用领域覆盖：机器人、机器视觉、医疗图像、仪器设备、电力、物联网；技术要点覆盖：异构计算、人机交互、FPGA 图像算法、信号处理和显示

本赛题要求参赛者利用飞龙 DR1 异构 SoC 开发平台，去构建一套智能人机交互系统，赛题可以围绕以上应用领域或者技术要点展开，实现其中的部分子系统方案或多个子系统整合的大系统解决方案。

硬件要求使用安路科技飞龙系列 DR1 系列开发板，但是不限于以上推荐开发板。

#### 4.2 参考资料（在板卡资料中）

安路 FPGA 图像处理方案篇

安路 FPGA AXI-FDMA DDR 缓存方案

安路 FPGA UDP 以太网通信方案

安路 DR1 SOC SDK 裸机基础入门

安路 DR1 SOC SDK 裸机高级应用方案

安路 DR1 SOC LINUX 基础入门

安路 DR1 SOC LINUX 驱动开发

安路 DR1 SOC LINUX 应用篇

## ● 选题五：自主命题（不限制板卡型号）

参赛者基于安路推荐板卡或自制板卡自主命题，鼓励设计具有创新性，工程完整性的作品。以作品创新性、趣味性、实用性进行综合评判。

## 四、 开发板获取途径

### (一) 申请免费开发板，提交作品后退还押金：

1. 提前获取板卡：参赛队可在推荐平台网店全额支付板卡费用作为平台押金，并告知参赛身份，便于后期退款（如超出平台赠送限制套数，需自行购买）

- 如需子卡需要自行购买，不可免费申请，后期也不退款
- 优点：可在 8 月提前拿到开发板，用于设计

2. 初赛成功提交参赛作品，组委会判定为有效参赛作品的

- 提前获取开发板的队伍可填写板卡申请表退还押金，若后期未提交有效参赛作品，不退还押金（非有效参赛作品即滥竽充数，提交不完整等）
- 之前未提交押金获取板卡的，可在报名结束后审核后，填写板卡申请表
- 板卡申请表 <https://ithinktech.mikecrm.com/bwVGSOC>，工作人员会根据限制赠送套数，筛选后联系取得借用资格的队伍寄送板卡和提前获取板卡的退款事宜。
- 提交完整作品则免费获得平台（不超过平台赠送套数限制的情况）（每支队伍仅能免费申请一种平台）

### 如何获取相应选题推荐平台指定的开发板：

平台 1：【淘宝】<https://e.tb.cn/h.hbb8Pio2rvu2sGs?tk=5HDcVIIdHIgH CZ007>

平台 2：【淘宝】<https://e.tb.cn/h.hbb23KCsnCF00SP?tk=XajQVIVe1ZE>

平台 3：【淘宝】<https://e.tb.cn/h.hb8fAPFgvQsU1zB?tk=IjU5VIUdBhh> **(限 150 套平台，酌情增加)**

平台 4：【淘宝】<https://e.tb.cn/h.hcRLmrQ5d6kWcL1?tk=tw4JVtf0Q9I> **(限 120 套平台，酌情增加)**

**(二) 自选或者自制平台可自行安排。**

## **五、 技术支持与技术资源**

平台一:QQ 群号 1054479463

平台二: QQ 群 1050628457

平台三&四: QQ 群 1009335189

自制平台可加竞赛交流群、竞赛交流 QQ 群: 1018913567

## **六、 其它**

参赛作品必须为原创, 不得抄袭、盗用他人作品, 且版权未移交他人。

本作品支持开源, 允许主办方和赛道协办方将作品用于教育用途, 鼓励后期参赛学生学习。使用时需满足: 保留原始版权声明, 教育用途需注明来源, 不得用于商业培训。